

## お知らせ

各位

2017年4月27日  
サイバネットシステム株式会社

# 第20回組込みシステム開発技術展 出展のお知らせ

## FPGA開発・検証における非同期検証をテーマに、 設計の生産性を向上させるソリューションを提案

サイバネットシステム株式会社（本社：東京都、代表取締役 社長執行役員：田中 邦明、以下「サイバネット」）は、5月10日（水）から12日（金）にかけて東京ビッグサイトで開催される「第20回 組込みシステム開発技術展」（以下、「本展示会」）に出展することをお知らせします。本展示会は、組込みシステム開発に必要なハードウェア・ソフトウェア・コンポーネントから開発環境までが一堂に出展する専門展です。

サイバネットからは、RTL設計/検証ソリューションといたしまして、FPGA開発における効果的な検証ソリューションを出展します。また本年は特に非同期検証にフォーカスし、非同期検証の重要性とメリットについて事例とデモンストレーションを交えて展示します。

是非、この機会に弊社ブースにお越しの上、現状のFPGA開発の生産性を飛躍的に向上する様々なRTL検証ソリューションとその効果をご確認ください。

## サイバネットブースの見所

### RTL設計・検証ソリューションのご提案

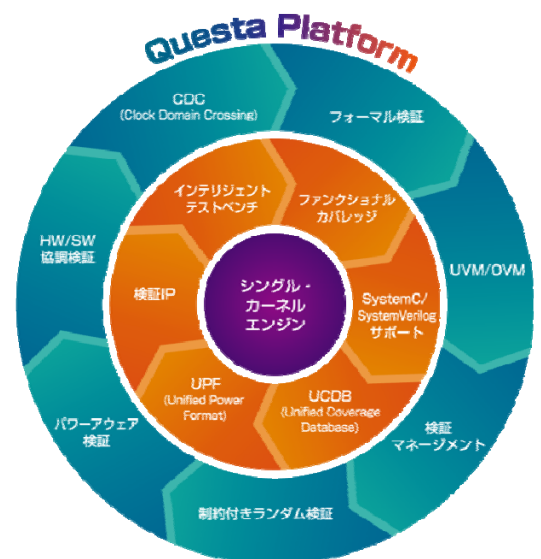
FPGAの設計において実機検証が重要な役割を担っていることは確かですが、問題が発生した場合のバグの特定に多くの工数を要したり、RTL修正から論理合成/配置配線までを何度もやり直しているのが現状ではないでしょうか。

実機検証では原因特定し難いバグも、RTL段階の効果的な検証手法の導入により開発早期に特定し解消することが可能です。

本展示会では論理シミュレーションによる効果的な検証手法を始め、一切の手間をかけない静的解析のソリューションまでご紹介します。

出展製品の一覧はこちら：

<http://www.cybernet.co.jp/lsi-mentor/products/>



### FPGA設計・検証における非同期検証の必要性のご提案

LSI/FPGAの設計において非同期設計は当たり前になってきています。その中でLSI/FPGAのシステム化や高周波数化により、非同期設計に関するバグは不具合全体の4割以上を占めてきています。本展示会ではFPGA設計分野においてはまだ認知度が低くあまり導入されていないノーリスクで有効な非同期検証をご紹介します。

出展製品の一覧はこちら：<http://www.cybernet.co.jp/lsi-mentor/products/index.html#03>

## 開催概要

2017 Japan IT Week 春 内

**組込みシステム 開発技術展**

**ESEC**

会期	2017年5月10日（水）～12日（金）
会場	東京ビッグサイト
主催	リード エグジビションジャパン 株式会社
小間位置	西展示棟 西8-23
詳細	<a href="http://www.esec.jp/haru/">http://www.esec.jp/haru/</a>

※その他、サイバネットは、同日同会場（東ホール）にて開催の「情報セキュリティEXPO【春】」にも出展しています。

サイバネットシステム株式会社 〒101-0022 東京都千代田区神田練堀町3 <http://www.cybernet.jp/>

※記載されている会社名および製品名は、各社の商標および登録商標です。

2017-01

## お知らせ

あわせてご覧ください。

### サイバネットについて

サイバネットシステム株式会社は、科学技術計算分野、特にCAE（※）関連の多岐にわたる先端的なソフトウェアソリューションサービスを展開しており、電気機器、輸送用機器、機械、精密機器、医療、教育・研究機関など様々な業種及び適用分野におけるソフトウェア、教育サービス、技術サポート、コンサルティング等を提供しております。具体的には、構造解析、射出成形解析、音響解析、機構解析、制御系解析、通信システム解析、信号処理、光学設計、照明解析、電子回路設計、汎用可視化処理、医用画像処理など多様かつ世界的レベルのソフトウェアを取扱い、様々な顧客ニーズに対応しております。

また、企業が所有するPC/スマートデバイス管理の効率化を実現するIT資産管理ツールをはじめ、個人情報や機密情報などの漏洩・不正アクセスを防止し、企業のセキュリティレベルを向上させるITソリューションをパッケージやサイバネットクラウドで提供しております。

サイバネットシステム株式会社に関する詳しい情報については、下記Webサイトをご覧ください。

<http://www.cybernet.co.jp/>

※CAE（Computer Aided Engineering）とは、「ものづくり」における研究・開発時に、従来行われていた試作品によるテストや実験をコンピュータ上の試作品でシミュレーションし分析する技術です。試作や実験の回数を劇的に減らすと共に、様々な問題をもれなく多方面に亘って予想・解決し、試作実験による廃材を激減させる環境に配慮した「ものづくり」の実現に貢献しております。

本件に関するお問い合わせ サイバネットシステム株式会社

#### ● 内容について

EDA事業部 営業部  
担当/中野  
TEL : 03-5297-3324  
E-MAIL : eda@cybernet.co.jp

#### ● 報道の方は

営業推進部/平澤  
TEL : 03-5297-3094  
E-MAIL : prdreq@cybernet.co.jp

#### ● 投資家の方は

経営企画・IR室/飯田  
TEL : 03-5297-3066  
E-MAIL : irquery@cybernet.co.jp